

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-190934

(43)Date of publication of application : 21.08.1987

(51)Int.Cl.

H04B 3/06

H04L 27/00

(21)Application number : 61-031831

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 18.02.1986

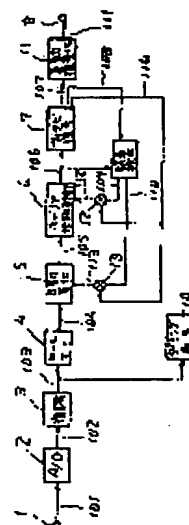
(72)Inventor : KAMITAKE TAKASHI

## (54) DATA DEMODULATING DEVICE

## (57)Abstract:

PURPOSE: To prevent the characteristics of an automatic equalizer and an automatic phase control circuit from being disordered owing to an error in decision making by controlling the quantities of feedback of an error signal to the automatic equalizer and automatic phase control circuit according to the reliability of the decision result of a viterbi decoder.

CONSTITUTION: The output signal 114 from the viterbi decoder 7 is a coefficient (called a feedback number here) between 0 and 1 which indicates the reliability of a signal 108. This feedback coefficient is closed to 0 when the reliability is low and close to 1 when high. This feedback coefficient is a coefficient obtained by converting properly the difference between the smallest passmetric and the 2nd small passmetric. This feedback coefficient is led to multipliers 12 and 13 and multiplied by signals 109 and 110 respectively to generate signals 112 and 113. The signals 112 and 113 are obtained by attenuating the signals 109 and 110 according to their reliability and the signals 112 and 113 are fed back to the automatic phase control circuit and automatic equalizer to reduce the quantity of feedback of the error signal relatively when the reliability of decoded data is low, evading the adverse influence of error in decision making.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

Copyright (C); 1998,2000 Japan Patent Office

⑩ 日本国特許庁(J.P.)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-190934

⑬ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)8月21日

H 04 B 3/08  
H 04 L 27/00

A-8529-5K  
E-8226-5K

審査請求 未請求 発明の数 2 (全6頁)

⑮ 発明の名称 データ復調装置

⑯ 特 願 昭61-31831

⑰ 出 願 昭61(1986)2月18日

⑱ 発 明 者 神 竹 孝 至 川崎市幸区小向東芝町1 株式会社東芝総合研究所内

⑲ 出 願 人 株 式 会 社 東 芝 川崎市幸区堀川町72番地

⑳ 代 理 人 弁 理 士 則 近 憲 佑 外1名

明 義 容

1. 発明の名称

データ復調装置

2. 特許請求の範囲

(1) 受信信号の線路歪を除去する自動等化手段と、パルスメトリックの演算から生残リパスを更新し、かつ復号データを決定するヴィタビ復号手段と、このヴィタビ復号手段の出力に基づき前記自動等化手段の特性を修正する手段とを備えたデータ復調装置において、

前記ヴィタビ復号手段での復号結果の信頼性を評価し、これに応じて前記自動等化手段の特性の修正量を制御することを特徴とするデータ復調装置。

(2) 受信信号は、たたみ込み符号化と直交振幅変調が施された入力変調波信号に対して、基帯搬送波を用いて2重検波を行う復調手段からの出力信号であることを特徴とする特許請求の範囲第1項記載のデータ復調装置。

(3) 最小のパルスメトリックと二番目に小さいパ

ルスメトリックの差に基づく補遺係数とヴィタビ復号手段の入出力信号間の誤差とから自動等化手段への補遺量を制御し、もって前記自動等化手段での特性の修正量を制御することを特徴とする特許請求の範囲第1項記載のデータ復調装置。

(4) 検波に用いる基準搬送波と其の搬送波との間の位相ずれに起因する2重問題の相互干渉を除去する位相制御手段と、パルスメトリックの演算から生残リパスを更新し、かつ、復号データを決定するヴィタビ復号手段と、このヴィタビ復号手段の出力に基づき前記位相制御手段の特性を修正する手段とを備えたデータ復調装置において、

前記ヴィタビ復号手段での復号結果の信頼性を評価し、これに応じて前記位相制御手段の特性の修正量を制御することを特徴とするデータ復調装置。

(5) 受信信号は、たたみ込み符号化と直交振幅変調が施された入力変調波信号に対して、基帯搬送波も用いて2重検波を行う復調手段からの出力信号であることを特徴とする特許請求の範囲第4

項記載のデータ復調装置。

図 最小のバスマトリックと二番目に小さいバスマトリックの差に基づく帰還係数とヴィタビ復号手段の入出力信号間の誤差とから位相制御手段への帰還量を制御し、もって前記位相制御手段での特性の修正量を制御することを特徴とする特許請求の範囲第4項記載のデータ復調装置。

### 3. 発明の詳細な説明

(発明の技術分野)

この本発明は、たたみ込み符号化と直交復調変調とを組み合わせた通信方式で使用される、自動等化器と自動位相制御回路とヴィタビ復号器を備えたデータ復調装置に関する。特に、ヴィタビ復号器の出力を用いて、自動等化器と自動位相制御回路の特性を制御するデータ復調装置に関する。  
(発明の技術的効果)

CCITTは現在、電話回線用として、14.4 kbpsのデータ変復調方式を勧告しようとしている。現在勧告案が作成済み(CCITT呼称 V. CC)で、ほぼこの案どうりの勧告がおこなわれ

はタイミング再生回路、11は差動復号器である。まず変調波101はA/D変換器2によりデジタル信号信号102に変換される。信号102は、復調器3において、固定遅延波により2周期遅延波と複素信号103となる。複素信号103はローloff・フィルタ4に入力されると共に、タイミング再生回路10にも入力され受信タイミングが再生される。ローloff・フィルタ4の出力信号104は、自動等化器5に入力され、遅延量が取り除かれ、信号105となる。信号105は、自動位相制御回路6に入力され、上記固定遅延波と其の逆遅延波との間の位相ずれに起因して生じた位相誤差が除去され信号106となる。信号106はヴィタビ復号器7に入力され、ユークリッド距離に基づいたヴィタビ復号がおこなわれ、データ信号107が出力される。最後にデータ信号107が差動復号器11によって差動復号化され、データ出力111となる。

さて、自動等化器5並びに自動位相制御回路6は、その名の通り、伝送路特性に合わせて、特性が変化する。この制御を実現するために、ヴィタ

と見られている。

本方式は、14.4kbpsのデータを2.4kbaudの変調速度で伝送するものであり、従って1シンボル当りの情報伝送速度は6ビットである。この6ビットのうちの下位2ビットが差動符号化及びたたみ込み符号化される。たたみ込み符号化は符号化率2/3、状態数8のもので第2図に示す構成をとる。符号化出力は、128 複直交振幅変調され送信される。この信号点配置を第3図に示す。

なお、第3図において、バイナリーナンバは、08<sub>n</sub>, 05<sub>n</sub>, 04<sub>n</sub>, 03<sub>n</sub>, Q' 2<sub>n</sub>, Q' 1<sub>n</sub>, Q' 0<sub>n</sub>を表わし、A, B, C, Dは同期信号成分を示している。

ここでこのような復調方式に対する従来の復調方式を説明する。第4図は、従来のデータ復調装置の回路構成を示す図であり、1は、変調波の入力端子、2はA/D変換器、3は復調器、4はローloff・フィルタ、5は自動等化器、6は自動位相制御回路、7はヴィタビ(Viterbi)復号器、8はデータ信号の出力端子、9は誤差検出器、10

ビ復号器7は、データ出力107に対応する信号点(第3図参照)を信号108として出力する。信号108は本来は信号108に一致すべきものであるが、経路遅延、遅延波の位相誤差、四捨五入により実際には異なる。この誤差が誤差検出回路9によって検出される。すなわち、誤差検出回路内の計算器により位相誤差109が検出され、計算器によって歪成分110が検出される。自動位相制御回路6は、最大傾斜法を用いて上記位相誤差109の電力が最小となるように特性を動かす。同様に自動等化器5は、最大傾斜法を用いて上記歪成分110の電力が最小となるよう、特性を動かす。

これらの従来の回路の具体的な構成については、下記文献(1)および(2)に詳細な記述があるのでここでは省略する。

(1) Falconer, "Jointly adaptive equalization and carrier recovery in two dimensional communication systems," BSTJ, 55, 3, P 317, Mar, 1976

(2) G. B. Forney, "The Viterbi Algorithm,

"Proc. of IEEE, 61, 3, Mar., 1973

自動等化器、自動位相制御回路は、前述のようにヴィタビ復号器からの出力を受けて、適応的に特性を修正する。このような方式の問題点は、ヴィタビ復号器によって判定誤りが生じた場合、誤まった誤差信号が自動等化器並びに自動位相制御回路に帰還し、両者において特性の修正を誤ってしまうことである。高 $S/N$ の場合には、判定誤りがほとんど生じないので、この問題点が顕在化することはない。しかし、低 $S/N$ で、判定誤り確率が高い場合には、自動等化器並びに自動位相制御回路の特性が相当乱れる。ただでさえ高い判定誤り確率が、自動等化器、自動位相制御回路の特性の乱れによってさらに悪化することになる。極端な場合には、この悪循環によって、モデムの同期がはずれることもある。

#### 〔発明の目的〕

この発明は、このような問題に起因したものであり、判定誤りによって自動等化器並びに自動位相制御回路の特性が乱れることを防止したデ

ータ復号装置を提供することを目的とする。

#### 〔発明の概要〕

上記目的を達成するために、本発明ではヴィタビ復号器の判定結果が誤まっている可能性が高い時には、自動等化器並びに自動位相制御回路への誤差信号の帰還を中止、ないしは帰還量を少なくしている。特に、本発明では、ヴィタビ復号結果の信頼性を最小のパスメトリックと、二番目に小さいパスメトリックの差の大きさで評価したことを特徴としている。

更に、この発明は、たたみ込み符号化と直交加群変調がおこなわれた入力変調信号に対して、基準搬送波を用いて2軸検波をおこなう復号手段と、基準波を除去する自動等化手段と、上記基準搬送波と其の周波数との間の位相ずれに起因して生ずる2軸間の相互干渉を除去する自動位相制御手段と、パスメトリックの計算に基づき生じ残りを更新しかつ復号データを決定する。いわゆるヴィタビ復号手段と、ヴィタビ復号手段の入出力間の誤差を検出し、以って自動等化手段及び自動

位相制御手段の特性を修正するための誤差検出手段とを備えたデータ復号装置において、最小のパスメトリックと二番目に小さいパスメトリックの差に基づき帰還係数を決定する帰還係数決定手段と、上記誤差検出手段からの誤差出力と上記帰還係数と乗算し、以って誤差信号の自動等化手段及び位相制御手段への帰還量を制御する乗算器とを備えたことを特徴とする。

#### 〔発明の効果〕

パスメトリックは、各々の生き残りパスの強度を示すものであるから、これをもとに復号データの信頼性が評価できる。すなわち、復号データの信頼性が高いときには、復号データに対応する生き残りパスのパスメトリックが、他の生き残りパスのパスメトリックより、はるかに小さく（一度でみれば高く）なる。

一方、復号データの信頼性が低いときには、この差は縮まる。従って、最小のパスメトリックと二番目に小さいパスメトリックスの差を計算し、これが大きいほど復号データの信頼性が高いと判

断できる。本発明はこの性質を利用し上記差を用いて、誤差信号の自動等化器並びに自動位相制御回路への帰還量を制御したものである。

このような本発明を用いれば復号データの信頼性が低いときには誤差信号の帰還量を相対的に小さくできる。従って、判定誤りによる自動等化器並びに自動位相制御回路の特性の乱れが少なくなる。これによって、前述の悪循環を断ち切ることができ、低 $S/N$ 時の誤り率特性を改善できる。さらに、同期はずれの確率を従来と比較し、格段に減少できる。

#### 〔発明の実施例〕

以下、本発明の詳細を図示の実施例に基づき説明する。第1図は本発明に基づくデータ復号装置の全体構成図である。図の大部分は第4図と同一なので、異なる部分のみを説明する。ヴィタビ復号器7からの出力信号114は、信号108の信頼性を示す0~1の係数（ここでは帰還係数とよぶ）である。この帰還係数は信頼性が低いときは0に近くなり、信頼性が高いときは1に近くなる。帰還係

数は、最小のバスメトリックと、二番目に小さいバスメトリックの差を適切に変換して得られる係数であるが、この詳細は後述する。この帰還係数は、乗算器12及び13に導かれ、それぞれ信号108、110と乗算されて、信号112及び113が形成される。信号112及び113は、信号108、110をその信頼性に応じて減衰させたものとなっている。信号108、110の代わりに信号112、113をそれぞれ自動位相制御回路、自動等化器に帰還すれば、判定誤りによる悪影響を防ぐことは言うを待たない。

次に、ヴィタビ復号器7の実施例を第5図に示し、これを用いて信号114の生成法を説明する。71はランチ・メトリック計算回路、72は加算・比較・選択(ACS)回路、73はバスメモリ、74は出力選択回路、75はパリティ除去回路、76はマッピング回路、78は比較器、79は比較減算回路、80は係数変換回路である。なお、図において二重線は信号が複線であることを示す。

まず、ランチ・メトリックス計算回路71は、自動位相制御回路6からの信号106を入力し、プ

ランチメトリック115を求める。加算比較選択回路72は、ヴィタビ復号器のいわゆるACS動作をおこなう。すなわち、バスメトリックスの更新をおこない、生き残りパス選択の指示(信号116)をおこなう。バスメモリ73は信号116は指示通りに生き残りパスの更新をおこなう。一方、比較器78は、状態数と同じ個数だけあるバスメトリック120を相互比較し、バスメトリックスを最小にする状態番号121を出力する。出力選択回路74は、状態番号121を用いてバスメトリック最小に対応する(すなわち最も高い)生き残りパスを選択し、このパスの中の最も高いデータを復号データ118として出力する。この復号データ7ビットのうち、最下位ビットはパリティビットであるから(第2図参照)、パリティ除去回路75はこれを除去し、上位6ビットのみを正味の復号データ107として出力する。

なお、自動等化器5並びに自動位相制御回路6で用いられる参照信号108は、マッピング回路78で復号データ118をマッピングすることにより得

られる。マッピング回路76は、第3図に基づくマッピング操作をおこなうものであることは言うまでもない。

本発明の大きな特徴である帰還係数は、第5図の最下位のパスで生成される。まず、加算・比較・選択回路72からのバスメトリック信号120を受け、比較・減算回路79は最小のバスメトリックスと、二番目に小さいバスメトリックの差を計算し、信号122として出力する。これを係数変換回路80で変換して帰還係数114とするわけである。係数変換回路80で変換方法の一例を第6図に示す。変換方法の条件は、帰還係数が0~1におさまること、信号122と帰還係数の関数が単調増加であることだけであり、第6図以外にも変換方法は種々変更可能である。

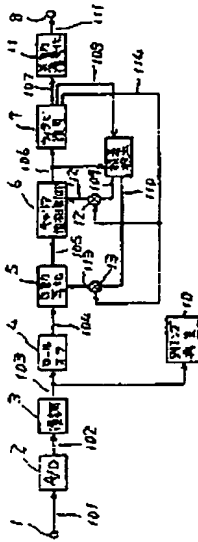
#### 4. 図面の簡単な説明

第1図は、本発明の一実施例に基づくデータ復調装置の全体構成図、第2図は、CCITT規格草案V、CCにおけるたたみ込み符号化順を示す図、第3図は、CCITT規格草案V、CCにお

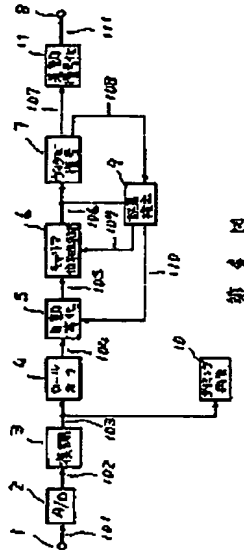
ける信号点配図を示す図、第4図は、たたみ込み符号と直交変換装置を組み合わせた通信方式に対する従来のデータ復調装置を示す図、第5図は、第1図におけるヴィタビ復号器の一実施例を示す図、第6図は、係数変換回路の変換方法の一例を示す図である。

- 1…復調波の入力端子    2…A/D変換器
- 3…復調器
- 4…ローパスフィルタ
- 5…自動等化器            6…自動位相制御回路
- 7…ヴィタビ(Viterbi)復号器
- 8…データ信号の出力端子
- 9…誤差検出器
- 10…タイミング発生回路
- 11…送動復号器
- 12および13…乗算器

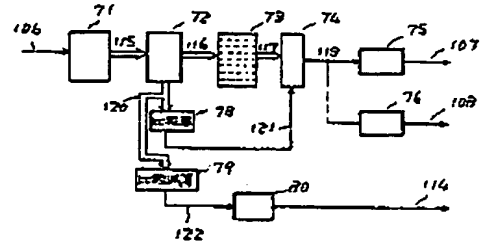
代理人 弁理士 則 近 源 佑  
岡 竹 花 務 久 男



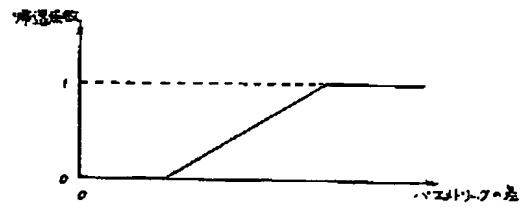
第 1 図



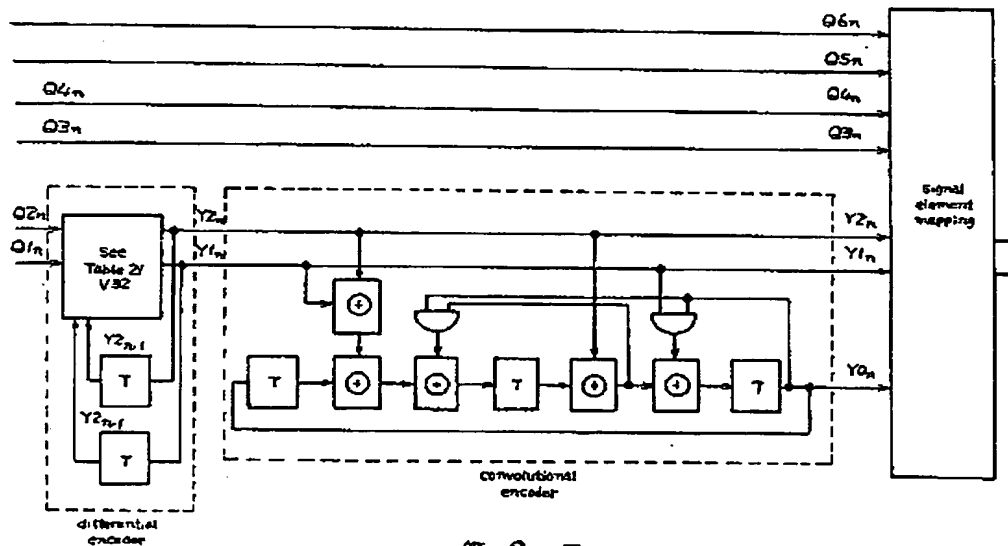
第 2 図



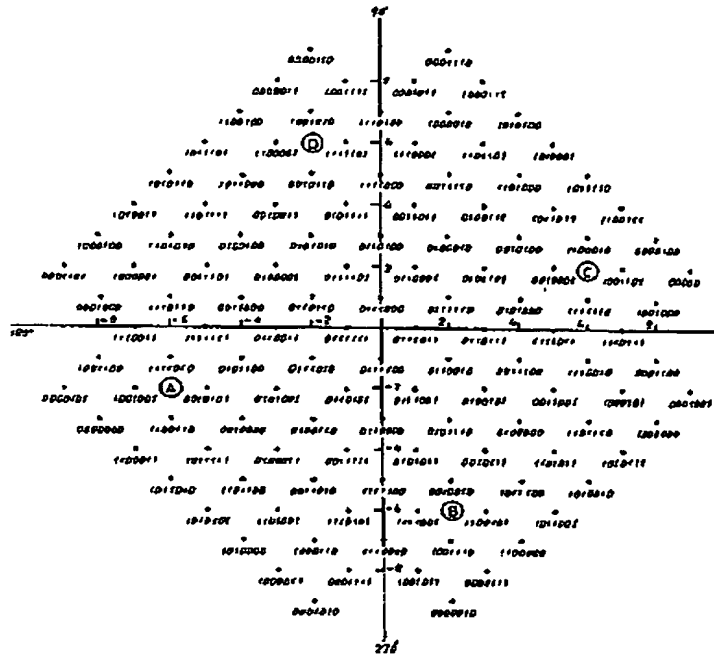
第 3 図



第 4 図



第 2 図



第 3 図

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**